준순환 저밀도 패리티 체크 부호의 거스 검사 알고리듬 및 이동값 할당

박호성, 홍석범, 노종선, 신동준*

서울대학교, *한양대학교

lovepark98@ccl.snu.ac.kr, fousbyus@ccl.snu.ac.kr, jsno@snu.ac.kr, *djshin@hanyang.ac.kr

Girth Check Algorithm and Shift Value Assignment for Quasi-Cyclic Low-Density Parity-Check Codes

Hosung Park, Seokbeom Hong, Jong-Seon No, Dong-Joon Shin*

Seoul Nat'l Univ., *Hanyang Univ.

요 약

본 논문에서는 다중 에지 (multiple edge)를 가지는 프로토그래프 (protograph)로부터 확장된 준순환 저밀도 패리티 체크 (QC LDPC) 부호의 거스 (girth)를 빠른 속도로 검사하는 알고리듬을 제시한다. 또한 다중 에지를 가지는 프로토그래프가 주어졌을 때 목표하는 거스를 가지는 QC LDPC 부호를 발생시키기 위해 프로토그래프의 에지에 적절한 이동값 (shift value)을 할당하는 알고리듬을 제시하고 모의 실험을 통해 QC LDPC 부호의 성능을 검증한다.

Ⅰ. 서 론

저밀도 패리티 체크 (low-density parity-check, LDPC) 부호는 채널 용량에 근접하는 성능으로 인해 지난 십여년간 많은 주목을 받아 왔다. 특히 준순환 (quasi-cyclic, QC) LDPC 부호는 패리티 체크 행렬이 규칙적인 구조를 가짐에 따라 하드웨어 구현이나 병렬 복호방식 등에서 강점을 보이게 되어 많은 표준들에서 채택되어 사용되고 있다. 이러한 QC LDPC 부호는 프로토그래프 (protograph)에 기반한 LDPC 부호로 볼 수 있다. 임의의 프로토그래프에서 하나의 에지 (edge)를 순환 치환 (cyclic permutation)을 이용하여 확장 (lifting)하여 패리티 체크 행렬을 구성하면 QC LDPC 부호가 되기 때문이다.

큰 거스 (girth)를 가지는 QC LDPC를 설계하기 위해 많은 연구가 진행되어 왔으며 QC LDPC 부호는 프로토그래프 패턴에 따라 최대로 가질 수 있는 거스가 제한됨이 알려져 있다. [1], [2] 프로토그래프가 주어졌을 때 해당하는 QC LDPC 부호가 가질 수 있는 거스의 최댓값을 파악하고 이동값 (shift value)을 적절히 할당함으로써 그 거스를 얻을 수 있도록 하는 알고리듬을 고안하는 것은 중요하다.

Fossorier는 프로토그래프가 단일 에지 (single edge)로만 이루어져 있는 경우 해당 QC LDPC의 사이클 (cycle)이 발생하는 필요충분조건을 이동값들에 관한 식으로 유도하였다. [3] 이러한 관계식을 이용하여 프로토그래프와 이동값들이 주어졌을 때 QC LDPC 부호의 거스를 검사하는 일이 가능하다. 하지만 프로토그래프가 다중 에지 (multiple edge)를 포함하는 경우 해당 QC LDPC 부호의 거스를 검사하는 알고리듬은 잘 알려져 있지 않다.

본 논문에서는 프로토그래프가 다중 에지를 포함하는 일반적인 경우에 대해서 프로토그래프의 이동값들이 주어졌을 때 QC LDPC 부호의 거스를 검사하는 방법에 대해서 알아보기로 한다. 또한 이를 이용하여 프로토그래프가 주어졌을 때 해당 QC LDPC 부호가 가질 수 있는 거스의 최댓값을 얻을 수 있도록 하는 이동값 할당 알고리듬을 제시한다.

Ⅱ. QC LDPC 부호의 거스 검사 알고리듬

$J \times L$ 프로토그래프 P를 고려해 보자. 그리고 여기서는 프로토그래프가 단일 에지와 이중 에지 (double edge)로만 이루어지는 것으로 가정하자. 하지만 그 이상의 다중 에지에 대해서도 어렵지 않게 확장할 수 있다. 그리고 QC LDPC로의 확장 크기 (lift size)를 r이라고 하자. 그리고 P의 각각의 에지에 할당한 이동값을 표현하는 행렬을 B라고 정의하자. 예를 들어 아래와 같이 3×4 프로토그래프 P와 B를 나타낼 수 있다.

$$P = \begin{bmatrix} 2\,2\,0\,0 \\ 1\,0\,2\,1 \\ 0\,1\,1\,2 \end{bmatrix}$$

$$B = \begin{bmatrix} s_{0,0,0}/s_{0,0,1} & s_{0,1,0}/s_{0,1,1} & & \\ s_{1,0,0} & & s_{1,2,0}/s_{1,2,1} & s_{1,3,0} \\ & s_{2,1,0} & s_{2,2,0} & s_{2,3,0}/s_{2,3,1} \end{bmatrix}$$

여기서 $s_{i,j,k}$는 i행 j열에 있는 k번째 에지의 이동값을 의미한다.

프로토그래프가 단일 에지로만 이루어진 경우에 대하여 Fossorier [3]는 QC LDPC에서의 사이클을 결정하는 조건을 이동값을 이용하여 유도하였다. 다중 에지를 가지는 프로토그래프의 경우에도 단일 에지의 경우와 마찬가지로 행렬 B에서 길이 $2i$인 사이클을 찾은 후 이동값을 교대로 더하고 빼준 누적값을 r로 나눈 나머지가 0이 될 때 해당 QC LDPC 부호에서 r개의 길이가 $2i$인 사이클이 발생하게 된다. 여기서 프로토그래프의 사이클을 체계적으로 표현하는 것이 필요한데 [3]에서는 행렬 B의 행과 열의 위치를 가지고 표현하였다. 하지만 다중 에지를 가지는 경우에는 행과 열의 위치만으로는 프로토그래프의 사이클을 모두 표현할 수 없다.

이중 에지의 경우에는 B 행렬 상에서 하나의 위치에 에지가 두 개가

있으므로 사이클을 행렬 상의 위치로 표현하게 되는 경우 같은 위치가 연속적으로 나타날 수 있다. 위의 예에서 (0,0)을 지나는 길이 10인 사이클 중 하나는 다음과 같이 표현될 수 있다.

$$(0,0);(0,0);(1,0);(1,2);(1,2);(1,0);(0,0);(0,1);(0,1);(0,0)$$

여기서 볼 수 있듯이 같은 위치가 연속적으로 나타나는 경우는 이중 에지를 서로 번갈아가며 지나는 경우에 해당한다. 하지만 위와 같이 위치를 이용한 사이클 표현은 하나의 사이클만을 표현하지 못한다. 이러한 문제점을 해결하기 위해 위치를 이용한 사이클 표현에서 타입 (type)을 나누도록 하겠다. 이중 에지가 있는 위치당 하나의 타입을 부여하되 같은 위치가 연속적으로 나타나는 경우 (사이클 표현에서 맨 끝과 맨 처음도 연결되어 있는 것으로 간주) 그 모든 위치에 동일한 타입을 부여하도록 한다. 그리고 단일 에지의 경우에는 타입을 부여하지 않는다. 위의 예에서 타입을 부여하면 다음과 같이 될 것이다.

$$A;A;\cdot;B;B;\cdot;C;D;D;A$$

총 4가지의 타입이 있고 각 타입에 이동값을 할당하는 방법은 두 가지씩이므로 위의 위치 경로는 총 $2^4=16$개의 사이클을 모두 표현할 수 있게 된다. 이 16개의 사이클에 대하여 위에서 언급한 이동값의 누적식을 계산하여 0이 발생하게 되면 길이 10인 사이클이 해당 QC LDPC 부호에 존재하게 된다. 이러한 방식으로 프로토그래프에서 길이 $2i'\,(i'<i)$인 모든 사이클에 대하여 모든 이동값의 누적합을 계산했을 때 0이 한 번도 발생하지 않으면 해당 QC LDPC 부호의 거스는 $2i$이상이 된다.

III. 프로토그래프에서의 이동값 할당

[4]에서 단일 에지로만 이루어진 프로토그래프에 대해서 QC LDPC 부호가 목표하는 거스를 가지게 하는 이동값 할당 알고리듬이 제시되었다. 단, 목표하는 거스는 프로토그래프의 불가피사이클 (inevitable cycle) [1], [2]의 길이보다 작아야 달성이 가능할 것이다. 이 알고리듬은 미리 정해진 집합으로부터 이동값을 할당하여 프로토그래프에서 발생하는 모든 사이클들에 대하여 이동값의 누적 합을 구하여 0이 되지 않도록 하는 방식을 취하고 있다. 따라서 II절에서 제시된 거스 검사 알고리듬을 사용하면 다중 에지가 있는 프로토그래프에 대해서도 이동값 할당이 가능하게 된다.

아래의 6×8 프로토그래프를 고려해 보자. 이것의 불가피사이클의 길이가 12이므로 적절히 이동값을 할당하면 거스가 12인 QC LDPC 부호를 만들어낼 수 있다.

$$\begin{bmatrix} 2&0&0&0&0&1&1&0\\ 0&2&0&1&0&0&1&0\\ 0&0&2&0&1&0&1&0\\ 1&0&0&2&0&0&0&1\\ 0&1&0&0&2&0&0&1\\ 0&0&1&0&0&2&0&1 \end{bmatrix}$$

위에서 제시한 알고리듬을 이용하여 이동값을 할당한 결과 확장 크기는 100이 가능하였다. 이에 따라 거스가 12인 (800,200) QC LDPC 부호를 생성할 수 있다. 이 부호의 성능을 검증하기 위해 변수 노드 차수 (variable node degree)가 3이고 동일한 길이와 부호율 (rate)을 가지는 PEG [5] 부호와 비교하였다. 그림 1에서 볼 수 있듯이 랜덤한 구조를 가지는 PEG 부호와 프레임 오류율 (FER)과 비트 오류율 (BER) 모두에서 성능이 비슷하거나 더 좋음을 알 수 있다.

위에서 제안한 이동값 할당 알고리듬을 프로토그래프에 적용하는데 있어서 이중 에지가 있는 열보다는 단일 에지만으로 이루어진 열을 우선하여 이동값을 할당하는 것이 더 좋다는 것을 실험적으로 발견할 수 있다. 이는 이중 에지만으로 이루어진 열의 경우에는 이동값이 매우 작은 값으로 수렴하는 경향이 발생하게 되는데 이는 전체 이동값 할당의 자유도를

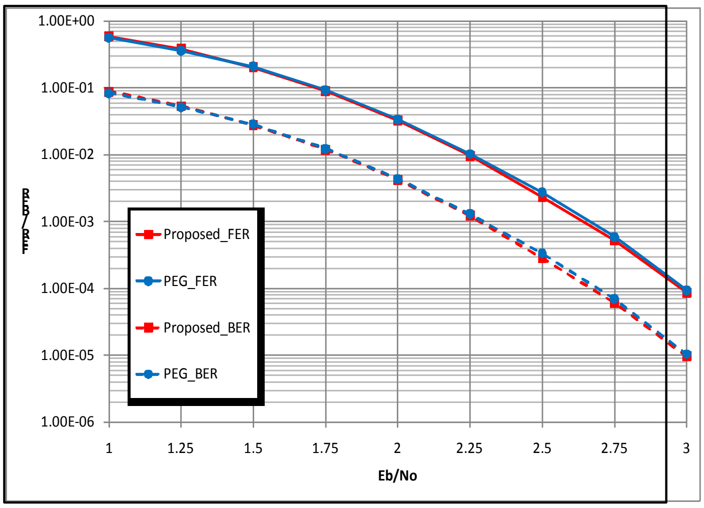

그림 1. 제안한 알고리듬을 이용하여 생성된 (800,200) QC LDPC 부호와 (800,200) PEG 부호의 성능 비교

떨어뜨려서 목표하는 거스를 가지는 QC LDPC를 성공적으로 발생시키는 것을 방해하게 된다.

IV. 결 론

본 논문에서는 다중 에지를 가지는 프로토그래프로부터 확장된 QC LDPC 부호의 거스를 검사하는데 있어서 프로토그래프 구조와 이동값들을 이용하여 QC LDPC 부호의 거스를 검사하는 알고리듬을 제시하였다. 또한 다중 에지를 가지는 프로토그래프가 주어졌을 때 프로토그래프에서 이동값을 할당하는 알고리듬을 제시하고 모의 실험을 통해 그 QC LDPC 부호의 성능을 검증하였다.

ACKNOWLEDGMENT

본 연구는 방송통신위원회의 차세대 통신 네트워크 원천기술 개발사업 (KCA-2011-08913-04003)과 2011년도 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임 (No. 2011-0000328).

참 고 문 헌

[1] S. Kim, J.-S. No, H. Chung, and D.-J. Shin, "Quasi-cyclic low-density parity-check codes with girth larger than 12," *IEEE Trans. Inf. Theory*, vol. 53, no. 8, pp. 2885-2891, Aug. 2007.

[2] H. Park, S. Hong, J.-S. No, and D.-J. Shin, "Protograph design for QC LDPC codes with large girth," in *Proc. Int'l Conf. ICT Convergence*, Cheju Island, Korea, Nov. 2010, pp. 175-176.

[3] M. P. C. Fossorier, "Quasi-cyclic low-density parity-check codes from circulant permutation matrices," *IEEE Trans. Inf. Theory*, vol. 50, no. 8, pp. 1788-1793, Aug. 2004.

[4] J. Huang, L. Liu, W. Zhou, and S. Zhou, "Large-girth nonbinary QC-des of various lengths," *IEEE Trans. Commun.*, vol. 58, no. 12, pp. 3436-3447, Dec. 2010.

[5] X.-Y. Hu, E. Eleftheriou, and D.-M. Arnold, "Regular and irregular progressive edge-growth Tanner graphs," IEEE Trans. Inf. Theory, vol. 51, no. 1, pp. 386-398, Jan. 2005.